

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-143024

(43)Date of publication of application : 11.06.1993

(51)Int.Cl.

G09G 3/36  
G02F 1/133  
G09G 3/20  
H04N 5/66

(21)Application number : 03-307393

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 22.11.1991

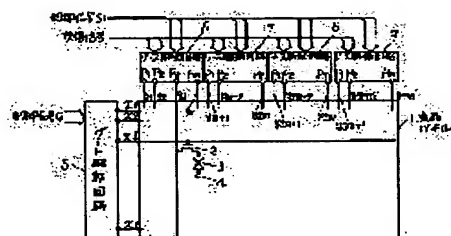
(72)Inventor : MURAJI TSUTOMU  
SATO HIROAKI

(54) DRIVING METHOD AND DRIVING CIRCUIT FOR MATRIX TYPE LIQUID IMAGE DISPLAY DEVICE

(57)Abstract:

**PURPOSE:** To provide the driving method for a liquid crystal panel which does not generate a brightness difference in the joint of Y driving ICs even if a stationary voltage drop is generated in video data by the leak current in the sample-hold circuit in Y driving circuits at the time of driving the liquid crystal by operating the plural Y driving circuits in parallel in screen regions divided in a horizontal direction.

**CONSTITUTION:** The sequence of holding the video data in the sample-hold circuit in the source driving circuits 6, 7 is reversed from each other, by which the time for holding the video data outputted from the output pin Pm of the source driving circuit 6 and the time for holding the video data outputted from the output pin Pl of the source driving circuit 7 are equalized and the voltage drops by the leak current are equalized.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

**\* NOTICES \***

**JPO and NCIP are not responsible for any damages caused by the use of this translation.**

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

**CLAIMS**

---

[Claim(s)]

[Claim 1] It is the actuation approach of the matrix mold image display device characterized by the sequence of a video signal being inputted into Y actuation circuit (N being two or more integers) of N individual which is an X-Y-matrix mold liquid crystal panel, and drives the bus line of the direction of Y of said liquid crystal panel, respectively, and said Y actuation circuit building in the holding circuit which carries out sequential maintenance of the image data written in the bus line of said direction of Y, and holding image data to the holding circuit of Y actuation circuit of a predetermined couple being mutually reverse.

[Claim 2] It is the actuation approach of a matrix mold image display device according to claim 1 that they build in one holding circuit even if there are few Y actuation circuits per bus line of one line of a shift register and the direction of Y to drive, said holding circuit is a sample hold circuit which carries out sequential maintenance of the image data with the bit shift of said shift register, and the direction of the bit shift of the shift register of Y actuation circuit of a predetermined couple is hard flow mutually.

[Claim 3] The sequence of holding image data to the holding circuit of Y actuation circuit of a \*\*\*\* couple is the actuation approach of a reverse matrix mold image display device according to claim 1 mutually.

[Claim 4] The actuation approach of a matrix mold image display device according to claim 1 with the equal time amount which holds the image data written in the bus line of the two directions of Y which drive in a different Y actuation circuit among the bus lines of the direction of Y driven by Y actuation circuit of a predetermined couple, and adjoin in a holding circuit.

[Claim 5] The Y actuation IC of N individual which is an X-Y-matrix mold liquid crystal panel, and drives the bus line of the direction of Y of said liquid crystal panel (N is two or more integers) is provided. Said Y actuation IC Even if few per bus line of one line of a shift register and the direction of Y to drive, one sample hold circuit is built in. It is the actuation IC which carries out sample hold of the video signal to said sample hold circuit one by one with the bit shift of said shift register. The actuation circuit of the matrix mold image display device with which sequence which carries out sample hold of the video signal of the Y actuation IC of a predetermined couple is characterized by being hard flow mutually in the direction of X.

[Claim 6] The shift register built in the Y actuation IC is an actuation circuit of a matrix mold image display device according to claim 5 whose direction of the bit shift of said shift register it operates bidirectionally and is hard flow mutually.

[Claim 7] The actuation circuit of a matrix mold image display device according to claim 5 whose sequence which carries out sample hold of the video signal of the Y actuation IC of a \*\*\*\* couple is hard flow mutually in the direction of X.

[Claim 8] The actuation circuit of a matrix mold image display device according to claim 5 with the equal time amount which holds the video signal for driving the bus line of the two directions of Y which drive by different Y actuation IC among the bus lines of the direction of Y driven by the Y actuation IC of a predetermined couple, and adjoin in a sample hold circuit.

[Claim 9] One of the video signals which time-sharing time-axis expanding of the video signal inputted

into the Y actuation IC of N individual (N is two or more integers) is horizontally carried out, and are inputted into the Y actuation IC of a predetermined couple is the actuation circuit of the matrix mold image display device according to claim 5 which is carrying out time-axis reversal.

[Claim 10] the actuation circuit of the matrix mold image display device according to claim 5 which N division is horizontally carried out and inputs the video signal which was acquired by providing the image memory which memorizes a video signal, writing the inputted video signal in said image memory, and reading the video signal with a frequency lower than a write-in clock which carried out reading appearance and was memorized by said image memory with the clock, and by which time-axis expanding was carried out into the Y actuation IC of N individual, respectively.

---

[Translation done.]

**\* NOTICES \***

**JPO and NCIP are not responsible for any damages caused by the use of this translation.**

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3.In the drawings, any words are not translated.

---

**DETAILED DESCRIPTION**

---

[Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the actuation approach of a matrix mold image display device and an actuation circuit which are represented by the active matrix liquid crystal panel.

[0002]

[Description of the Prior Art] Conventionally, the active matrix liquid crystal panel which prepared the switching element by the thin film transistor for every pixel of a liquid crystal panel is known. Moreover, according to the densification of an active matrix liquid crystal panel, and buildup of the number of pixels, two or more source actuation circuits are operated to juxtaposition, and the method of driving the source bus line of the divided screen area simultaneously is proposed in recent years (JP,61-52631,A). Especially, like a Hi-Vision signal, dramatically, in order to display the signal of a broadband on an active matrix liquid crystal panel, a screen is divided into two or more blocks, and the actuation approach which displays each split screen simultaneously is taken (a 1989 American Communications Association autumn national conference lecture collection, a separate volume 5, pp 5-29).

[0003] Hereafter, the actuation approach of the conventional active matrix liquid crystal panel and the example of an actuation circuit are explained, referring to a drawing.

[0004] The actuation circuit of the conventional active matrix liquid crystal panel is shown in ( drawing 9 ). Setting to ( drawing 9 ), an actuation circuit is the gate bus line xi. The gate actuation circuit 75 and the source bus-line line yj to drive It consists of two source actuation circuits 76 and 77 to drive, and the source actuation circuits 76 and 77 consist of shift registers 78 and 79 of m bits, and m sample hold circuits 80 and 81. Each pixel of the active-matrix liquid crystal panel 71 is constituted by the thin film transistor 72 and liquid crystal cell 73 as a switching element. The source of a thin film transistor 72 is the source bus line yj. Connecting, the gate is the gate bus line xi. It connects and a liquid crystal cell 73 is connected to the drain and the common electrode 74 of a thin film transistor 72. Moreover, 83 and 84

are random access memory and double time-axis expanding of the video signal.

[0005] About the actuation circuit of the active matrix liquid crystal panel constituted as mentioned above, the actuation is explained below. A video signal is changed into a digital signal with A/D converter 82, and is inputted into memory 83 and 84. memory. 83 -- source bus line y1 from -- ym Time-axis expanding is carried out, and the first half is changed into an analog signal with D/A converter 85, and is inputted twice among the video signals to input, i.e., the video signal of the 1 scanning line, in the source actuation circuit 76. moreover, the memory 84 -- source bus-line ym+1 from -- time-axis expanding is carried out, and the second half is changed into an analog signal with D/A converter 86, and is inputted twice in the source actuation circuit 77 among the video signals inputted into y2m, i.e., the video signal of the 1 scanning line. It is the video signal inputted in the source actuation circuits 76 and 77 by shift registers 78 and 79 to sample hold circuits 80 and 81, respectively The source bus line y1 and ym+1 Sequential write-in maintenance is carried out from the video signal to input. The image data held in sample hold circuits 80 and 81 when the gate bus line xi became active by the gate actuation circuit 75 and a thin film transistor 72 turned on are the source bus line yj. It minds and is impressed by the liquid crystal cell 73. Consequently, the image data of the 1 scanning line are written in a liquid crystal panel 71. While repeating the above-mentioned actuation, an image is obtained by the liquid crystal panel 71 when the gate actuation circuit 75 scans a gate bus line sequentially.

[0006]

[Problem(s) to be Solved by the Invention] However, with the above configurations, the image data held at the end in the holding circuit of the 1st source actuation circuit and the image data held first in the holding circuit of the 2nd source actuation circuit drive the pixel connected to the bus line of the direction of \*\*\*\*\* Y in the joint of a \*\*\*\*\* source actuation circuit. That is, by the image data by which the time amount held to a holding circuit differs, since the pixel connected to the bus line of the direction of \*\*\*\*\* Y is driven, according to the difference of the amount of currents of the leakage current in a holding circuit, the amounts of voltage drops differ and the steady potential difference arises to image data. Consequently, a brightness difference occurs at the joint of the source actuation circuit of the image obtained, and it becomes image quality degradation.

[0007] As for the screen area divided in the direction of X, this invention operates two or more source actuation circuits to juxtaposition, and even if it writes image data in the bus line of the direction of Y and drives a liquid crystal panel, it aims at acquiring the actuation approach of the matrix mold image display device which a brightness difference does not generate at the joint of the source actuation circuit of the image obtained. Furthermore, the screen area divided in the direction of X operates two or more source actuation IC to juxtaposition, and even if it writes image data in the bus line of the direction of Y and drives a liquid crystal panel, it aims at offering the actuation circuit of the matrix mold image display device which a brightness difference does not generate at the joint of the source actuation IC of the image obtained.

[0008]

[Means for Solving the Problem] In order to attain the above-mentioned object, the actuation approach of the matrix mold image display device of this invention The holding circuit where Y actuation circuit of N individual which drives the bus line of the direction of Y of a liquid crystal panel carries out sequential maintenance of the image data written in the bus line of the direction of Y is built in. The sequence of holding image data to the holding circuit of Y actuation time <TXF FR=0002 HE=250 WI=080 LX=1100 LY=0300> way of a predetermined couple presupposes mutually that it is reverse.

[0009] Moreover, the actuation circuit of the matrix mold image display device of this invention The Y actuation IC of N individual which drives the bus line of the direction of Y of a liquid crystal panel is provided. The Y actuation IC Even if few per bus line of one line of a shift register and the direction of Y to drive, one sample hold circuit is built in. It is the actuation IC which carries out sample hold of the video signal to a sample hold circuit one by one with the bit shift of a shift register, and the sequence which carries out sample hold of the video signal of the Y actuation IC of a predetermined couple

considers as hard flow mutually in the direction of X.

[0010]

[Function] As mentioned above, the source actuation circuit of N individual which drives the bus line of the direction of Y of a liquid crystal panel Mutually when [ the sequence of holding image data to the holding circuit of the source actuation circuit of a predetermined couple ] the holding circuit which carries out sequential maintenance of the image data written in the bus line of the direction of Y is built in and it is reverse The screen area divided in the direction of X operates two or more source actuation circuits to juxtaposition, and image data are written in the bus line of the direction of Y. When driving a liquid crystal panel, even if a steady voltage drop occurs to image data according to the leakage current in a holding circuit, the image of the high quality which a brightness difference does not generate at the joint of a source actuation circuit is obtained.

[0011]

[Example] The actuation approach of the matrix mold image display device of one example of this invention is explained below, referring to a drawing.

[0012] The actuation circuit of an active matrix liquid crystal panel is shown in ( drawing 1 ), and internal configuration drawing of a source actuation circuit is shown in ( drawing 2 ). Moreover ( drawing 3 ), the timing chart of the signal inputted into a source actuation circuit is shown. Setting to ( drawing 1 ), an actuation circuit is the gate-bus-line xi. The gate-actuation-circuit 5 and the source-bus-line line yj to drive It consists of four source actuation circuits 6, 7, 8, and 9 to drive.

[0013] The source actuation circuits 6, 7, 8, and 9 are the same configurations, and as shown in ( drawing 2 ), they have the shift register 21 of m bits, and m sample hold circuits 22. Each pixel of the active-matrix liquid crystal panel 1 is constituted by the thin film transistor 2 and liquid crystal cell 3 as a switching element. The source of a thin film transistor 2 is the source bus line yj. Connecting, the gate is the gate bus line xi. It connects and a liquid crystal cell 3 is connected to the drain and the common electrode 4 of a thin film transistor 2.

[0014] In the active matrix liquid crystal panel constituted as mentioned above, the actuation approach is explained below. A video signal is inputted into the source actuation circuits 6, 7, 8, and 9, respectively, and sequential maintenance of the video signal is carried out in m sample hold circuits 22 with the bit shift of m steps of shift registers 21 which shift at a time 1 bit of control signals ST shown in ( drawing 3 ) with a control signal CK. if m image data held in the sample hold circuit 22 turn on the output switch 23 with a control signal SD -- respectively -- coincidence -- an output buffer 24 -- minding -- output pin P1 from -- Pm It is outputted. It connects with the source bus line and an output pin is the gate bus line xi, respectively. The image data held in the sample hold circuit 22 when it became active and a thin film transistor 2 turned on by the gate actuation circuit 5 are the source bus line yj. It minds and is impressed by the liquid crystal cell 3.

[0015] output pin P1 of the source actuation circuit 6 from -- Pm Source bus line y1 from -- ym It connects. output pin P1 of the source actuation circuit 7 from -- Pm Source bus-line ym+1 It connects with y2m. from -- the output pin P1 of the source actuation circuit 8 to Pm source bus-line y2m+1 to y3m -- connecting -- output pin P1 of the source actuation circuit 9 from -- Pm It connects with y4m from source bus-line y3m+1. Maintenance of the image data in the source actuation circuits 6, 7, 8, and 9 is performed simultaneously. That is, the same control signal ST and a control signal CK are inputted into each source actuation circuit. The video signal then inputted inputs the signal which was divided horizontally and arranged the time-axis corresponding to the field which drives a liquid crystal panel 1 in each source actuation circuit. if the same control signal SD as each source actuation circuit is inputted -- image data -- source bus line y1 from -- it is outputted to y4m and, as a result, the image data of the 1 scanning line are written in a liquid crystal panel 1. While repeating the above-mentioned actuation, an image is obtained by the liquid crystal panel 1, when [ the circuit ] the gate actuation circuit 5 scans a gate bus line sequentially and it is active.

[0016] It enables it to reverse the sequence of holding image data to the sample hold circuit 22, using

the shift register which operates bidirectionally as a shift register 21 by switching connection of a change-over switch 25 with a control signal RL (not shown) at this time. Here, the change-over switch 25 of the source actuation circuits 6 and 8 is connected to a, and the change-over switch 25 of the source actuation circuits 7 and 9 inputs a control signal RL so that it may connect with b. Image data are held to the m-th step sequentially from the 1st step of a sample hold circuit 22 in the source actuation circuits 6 and 8, and are held to the 1st step sequentially from the m-th step of a sample hold circuit 22 in the source actuation circuits 7 and 9. if the above actuation approaches are used -- output pin Pm of the source actuation circuit 6 from -- the image data and the output pin P1 of the source actuation circuit 7 which are outputted from -- the time amount held in the sample hold circuit 22 of the image data outputted becomes equal. Therefore, even if leak of a current occurs in a sample hold circuit 22, since the amount of leaks is equal, the amount of voltage drops is equal, and the steady potential difference does not occur to image data. Therefore, a steady brightness difference does not occur between the pixels driven in the \*\*\*\*\* source actuation circuits 6 and 7. Similarly, a brightness difference does not occur in the joint of the source actuation circuit 7 and the source actuation circuit 8, and the joint of the source actuation circuit 8 and the source actuation circuit 9, but a high-definition image is obtained.

[0017] Although an image carries out right-and-left reversal, since a normal image will be obtained if time-axis reversal of the video signal inputted into the source actuation circuits 7 and 9 is beforehand carried out per 1 horizontal-scanning period, the field which drives the image obtained by the above-mentioned explanation among liquid crystal panels 1 in the source actuation circuits 7 and 9 is satisfactory.

[0018] Next, the actuation circuit of the matrix mold image display device of one example of this invention is explained, referring to a drawing.

[0019] The actuation circuit of an active matrix liquid crystal panel is shown in ( drawing 4 ), and internal configuration drawing of the source actuation IC is shown in ( drawing 5 ). Moreover ( drawing 6 ), the timing chart of the signal inputted into the source actuation IC is shown. Setting to ( drawing 4 ), an actuation circuit is the gate bus line xi. The gate actuation IC 35 and the source bus-line line yj to drive It consists of four source actuation 36, 37, 38, and ICs 39 to drive. The source actuation 36, 37, 38, and ICs 39 is the same configuration, and as shown in ( drawing 5 ), it has 2 sets of sample hold circuits 52 and 53 equipped with m holding circuits in the m-bit shift register 51 and the interior. Each pixel of the active-matrix liquid crystal panel 31 is constituted by the thin film transistor 32 and liquid crystal cell 33 as a switching element. The source of a thin film transistor 32 is the source bus line yj. Connecting, the gate is the gate bus line xi. It connects and a liquid crystal cell 33 is connected to the drain and the common electrode 34 of a thin film transistor 32. Moreover, 41 and 42 are random access memory and double time-axis expanding of the video signal.

[0020] In the actuation circuit of the active matrix liquid crystal panel constituted as mentioned above, the actuation is explained below. A video signal is inputted into A/D converter 40, and is changed into a digital signal. The video signal changed into the digital signal at ( drawing 7 ) is shown. A of drawing 7 is the digital signal outputted from A/D converter 40, with the clock shown in B, the data of 1 to m are written in the 1st memory 41, and (m+1) to 2m data are written in the 2nd memory 42. Next, 1/2 of the clock B which shows the data written in memory 41 and 42 to C of ( drawing 7 ), i.e., a clock, While reading with a clock with a frequency, in memory 42, a time-axis is reversed and read per 1 horizontal-scanning period. the digital signal of 1 as shows digital signal A twice from the 1st memory 41 at D which carried out time-axis expanding to m -- moreover, the digital signal of (m+1) is acquired from the 2nd memory 42 from 2m as shown in E. Digital signal D is changed into analog signal VideoA ( drawing 6 ) (shown) with D/A converter 43, and is inputted into the source actuation 36 and ICs 38. Digital signal E is changed into analog signal VideoB ( drawing 6 ) (shown) with D/A converter 44, and is inputted into the source actuation circuits 37 and 39.

[0021] In the source actuation 36, 37, 38, and ICs 39, sequential maintenance of the video signal is

carried out that it is alike in which among the sample hold circuits 52 and 53 equipped with m holding circuits with the bit shift of m steps of shift registers 51 which shift at a time 1 bit of control signals SP shown in ( drawing 6 R> 6 ) with a control signal CL. m image data held in the holding circuit -- respectively -- coincidence -- an output buffer 54 -- minding -- output pin P1 from -- Pm It is outputted. The source actuation 36, 37, 38, and ICs 39 switches the sample hold circuit which carries out the sample of the image data and holds them with a control signal SS, and the sample hold circuit which outputs image data. When a control signal SS is high-level, the image change-over switch 55 is connected to a, and the sample change-over switch 56 is connected to c. Therefore, sequential maintenance of the video signal is carried out in a sample hold circuit 52. moreover, the image data which the output change-over switch 57 is then connected to f, and are held in the sample hold circuit 53 -- respectively -- coincidence -- an output buffer 54 -- minding -- output pin P1 from -- Pm It is outputted. Conversely, when a control signal SS is a low level, the image change-over switch 55 is connected to b, and the sample change-over switch 56 is connected to d. Therefore, sequential maintenance of the video signal is carried out in a sample hold circuit 53. moreover, the image data which the output change-over switch 57 is connected to e, and are held in the sample hold circuit 52 -- respectively -- coincidence -- an output buffer 54 -- minding -- output pin P1 from -- Pm It is outputted.

[0022] It connects with the source bus line and an output pin is the gate bus-line xi, respectively. The video-signal data held in the holding circuit when it became active and a thin film transistor 32 turned on by the gate actuation IC 35 are the source bus line yj. It minds and is impressed by the liquid crystal cell 33. output pin P1 of the source actuation IC 36 from -- Pm Source bus line y1 from -- the oddth [ y2m ] -- connecting -- output pin P1 of the source actuation IC 38 from -- Pm Source bus line y1 from -- it connects with the eventh [ y2m ]. The source actuation IC 37 is the output pin P1. To source bus-line y4m-1, it is P2. To source bus-line y4m-3, it is P3. To source bus-line y4m-5, it is Pm. Like source bus-line y2m+1 It connects with the oddth [ y4m ] from source bus-line y2m+1 in the source actuation IC 36 and an opposite direction. The source actuation IC 39 is the output pin P1. To source bus-line y4m, it is P2. In source bus-line y4m-2, it is Pm to source bus-line y4m-4 about P3. Like source bus-line y2m+2 It connects with the eventh [ y4m ] from source bus-line y2m+1 in the source actuation IC 38 and an opposite direction.

[0023] Maintenance of the image data in the source actuation 36 and ICs 39 is performed simultaneously. Maintenance of the video-signal data in the source actuation 37 and ICs 38 since the source bus line by which the source actuation 37 and ICs 38 is connected with the source bus line to which the source actuation 36 and ICs 39 is connected is arranged mutually in Kushigata to fly one line is one half of control signals CL to the source actuation 36 and ICs 39. It carries out by phase lag. The video signals VideoA and VideoB to input are signals which were divided horizontally and arranged the time-axis corresponding to the field which drives a liquid crystal panel 31 by each source actuation IC. Although the source actuation 37 and ICs 39 has the reverse connection direction to the source bus line of a liquid crystal panel 31 to the source actuation 36 and ICs 38, since the time-axis of VideoB is reversed per 1 horizontal-scanning period to VideoA, an image is not reversed in the field driven by the source actuation 37 and ICs 38 among liquid crystal panels 31. Therefore, whenever the output change-over switch 57 switches with a control signal SS, the image data of the 1 scanning line are written in a liquid crystal panel 1. While repeating the above-mentioned actuation, an image is obtained by the liquid crystal panel 31, when [ the actuation ] the gate actuation IC 35 scans a gate bus line sequentially and it is active.

[0024] according to the above actuation circuits -- output pin Pm of the source actuation IC 38 from -- the image data and the output pin Pm of the source actuation IC 37 which are outputted from -- the time amount held in the sample hold circuits 52 or 53 of the video-signal data outputted becomes equal. Therefore, even if leak of a current occurs in sample hold circuits 52 or 53, since the amount of leaks is equal, the amount of voltage drops is equal, and the steady potential difference does not occur to image



data. Therefore, a steady brightness difference does not occur between the pixels driven by the source actuation 37 and ICs 38, but a high-definition image is obtained.

[0025] In addition, making the same the connection direction to the source bus line of each actuation IC, and controlling the direction of a shift register of operation suitably using the shift register which operates bidirectionally to the source actuation IC, can also be realized.

[0026] Moreover, a configuration as shown in ( drawing 8 ) is also realizable. While a control signal CK is inputted after a control signal ST shifts the source actuation 66, 67, 68, and ICs 69 to the last stage of a shift register 21 in addition to the configuration shown in ( drawing 2 ), a control signal ST is made to be outputted as a carry pulse. The carry pulse of the source actuation IC 67 is inputted into the source actuation IC 66 as a control signal ST here, and the carry pulse of the source actuation IC 68 is inputted into the source actuation IC 69 as a control signal ST. output pin P1 of the source actuation IC 66 from -- Pm Source bus line y1 of a liquid crystal panel 61 from -- ym output pin P1 of the source actuation IC 67 from -- Pm Source bus-line ym+1 from -- to y2m output pin P1 of the source actuation IC 68 from -- Pm source bus-line y2m+1 to y3m -- output pin P1 of the source actuation IC 69 from -- Pm It connects with y4m from source bus-line y3m+1.

[0027] Setting in the actuation circuit of the active matrix liquid crystal panel constituted as mentioned above, maintenance of image data is the source bus line ym. The image data to write in to source bus line-y1-Even-the-image-data-to-write-in-carry-out-sequential-maintenance-It-is-source-bus=line-ym+1-to-it and coincidence. Image data to the image data to write in and which are written in source bus-line y2m carry out sequential maintenance. That is, image data are held through the m-th step of sample hold circuit of the 1st step of the sample hold circuit of the source actuation IC 67 and the source actuation IC 66 to the 1st step of sample hold circuit of the source actuation IC 66 from the m-th step of sample hold circuit of the source actuation IC 67. Image data are held [ to it and coincidence ] through the 1st step of sample hold circuit of the m-th step of the sample hold circuit of the source actuation IC 68 and the source actuation IC 69 to the m-th step of sample hold circuit of the source actuation IC 69 from the 1st step of sample hold circuit of the source actuation IC 68. consequently, output pin Pm of the source actuation IC 67 from -- the image data and the output pin P1 of the source actuation IC 68 which are outputted from -- the time amount held in the sample hold circuit 22 of the image data outputted becomes equal. Therefore, even if leak of a current occurs in a sample hold circuit 22, since the amount of leaks is equal, the amount of voltage drops is equal, and the steady potential difference does not occur to image data. Therefore, a steady brightness difference does not occur between the pixels driven by the source actuation 67 and ICs 68, but a high-definition image is obtained.

[0028] In addition, it cannot be overemphasized that the actuation approach of this invention and an actuation circuit can be applied also to a simple matrix liquid crystal panel and an EL panel.

[0029] Moreover, the source actuation circuit explained above and the internal configuration of the source actuation IC can consider various configurations, and are not limited to what was explained above.

[0030]

[Effect of the Invention] According to this invention, Y actuation circuit of N individual which drives the bus line of the direction of Y of a liquid crystal panel as mentioned above The holding circuit which carries out sequential maintenance of the image data written in the bus line of the direction of Y is built in. The actuation approach which the sequence of holding image data to the holding circuit of Y actuation circuit of a predetermined couple makes reverse mutually, The Y actuation IC of N individual which drives the bus line of the direction of Y of a liquid crystal panel is provided. Or the Y actuation IC Even if few per bus line of one line of a shift register and the direction of Y to drive, one sample hold circuit is built in. It is the actuation IC which carries out sample hold of the video signal to a sample hold circuit one by one with the bit shift of a shift register. The sequence which carries out sample hold of the video signal of the Y actuation IC of a predetermined couple by using the actuation circuit which is hard flow mutually in the direction of X When the screen area divided in the direction of X operates two



or more Y actuation circuits to juxtaposition, image data are written in the bus line of the direction of Y and a liquid crystal panel is driven, even if a steady voltage drop occurs to image data according to the leakage current in a holding circuit. The image of the high quality which a brightness difference does not generate at the joint of Y actuation circuit is obtained.

---

[Translation done.]

**\* NOTICES \***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. \*\*\*\* shows the word which can not be translated.

3. In the drawings, any words are not translated.

---

**DESCRIPTION OF DRAWINGS**

---

[Brief Description of the Drawings]

[Drawing 1] It is the important section block diagram of the actuation circuit explaining the actuation approach of the matrix mold liquid crystal panel of one example of this invention.

[Drawing 2] It is internal configuration drawing of the source actuation circuit explaining the actuation approach of the matrix mold liquid crystal panel of one example of this invention.

[Drawing 3] It is the timing chart of the signal inputted into the source actuation circuit explaining the actuation approach of the matrix mold liquid crystal panel of one example of this invention.

[Drawing 4] It is the important section block diagram of the actuation circuit of the matrix mold liquid crystal panel of one example of this invention.

[Drawing 5] It is internal configuration drawing of the source actuation IC of the actuation circuit of the matrix mold liquid crystal panel of one example of this invention.

[Drawing 6] It is the timing chart of the signal inputted into the source actuation IC of the actuation circuit of the matrix mold liquid crystal panel of one example of this invention.

[Drawing 7] It is the timing chart of the digital circuit which generates the video signal inputted into the source actuation IC of the actuation circuit of the matrix mold liquid crystal panel of one example of this invention.

[Drawing 8] It is the important section block diagram of the actuation circuit of the matrix mold liquid crystal panel of one example of this invention.

[Drawing 9] It is the important section block diagram of the actuation circuit of the matrix mold liquid crystal panel of the conventional example.

[Description of Notations]

1, 31, 61, 71 Liquid crystal panel

2, 32, 62, 72 Thin film transistor

3, 33, 63, 73 Liquid crystal cell

4, 34, 64, 74 Common electrode

5 75 Gate actuation circuit

35 65 Gate actuation IC

6, 7, 8, 9, 76, 77 Source actuation circuit

36, 37, 38, 39, 66, 67, 68, 69 Source actuation IC

21 51 Shift register  
22, 52, 53 Sample hold circuit  
24 54 Output buffer

---

[Translation done.]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-143024

(43)公開日 平成5年(1993)6月11日

(51)Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 3/36		7926-5G		
G 0 2 F 1/133	5 5 0	7820-2K		
G 0 9 G 3/20		Z 8621-5G		
H 0 4 N 5/66	1 0 2 B	7205-5C		

審査請求 未請求 請求項の数10(全 11 頁)

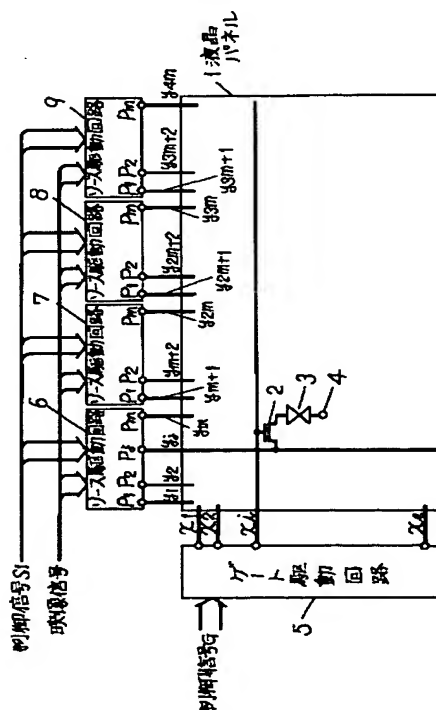
(21)出願番号	特願平3-307393	(71)出願人	000005821 松下電器産業株式会社 大阪府門真市大字門真1006番地
(22)出願日	平成3年(1991)11月22日	(72)発明者	連 努 大阪府門真市大字門真1006番地 松下電器産業株式会社内
		(72)発明者	佐藤 宏明 大阪府門真市大字門真1006番地 松下電器産業株式会社内
		(74)代理人	弁理士 小銀治 明 (外2名)

(54)【発明の名称】 マトリクス型画像表示装置の駆動方法及び駆動回路

(57)【要約】

【目的】 水平方向に分割された画面領域を、複数のY駆動回路を並列に動作させ液晶パネルを駆動する時、Y駆動回路内部のサンプルホールド回路における漏れ電流によって映像データに定常的な電圧降下が発生しても、Y駆動ICの継ぎ目に輝度差が発生しない液晶パネルの駆動方法を提供する。

【構成】 ソース駆動回路6、7の内部のサンプルホールド回路に、映像データを保持する順番を互いに逆にすることにより、ソース駆動回路6の出力ピンP<sub>III</sub>から出力する映像データを保持する時間と、ソース駆動回路7の出力ピンP<sub>I</sub>から出力する映像データを保持する時間を等しくし、漏れ電流による電圧降下を等しくする。



(2)

## 【特許請求の範囲】

【請求項1】 XYマトリクス型液晶パネルであって、前記液晶パネルのY方向のバスラインを駆動するN個のY駆動回路（Nは2以上の整数）にはそれぞれ映像信号が入力され、前記Y駆動回路は、前記Y方向のバスラインに書き込む映像データを順次保持する保持回路を内蔵し、所定の一对のY駆動回路の保持回路に映像データを保持する順番が互いに逆であることを特徴とするマトリクス型画像表示装置の駆動方法。

【請求項2】 Y駆動回路は、シフトレジスタと、駆動するY方向のバスライン1ラインにつき少なくとも1つの保持回路とを内蔵し、前記保持回路は前記シフトレジスタのビットシフトとともに映像データを順次保持するサンプル・ホールド回路であり、所定の一对のY駆動回路のシフトレジスタのビットシフトの方向が互いに逆方向である請求項1記載のマトリクス型画像表示装置の駆動方法。

【請求項3】 隣合う一对のY駆動回路の保持回路に映像データを保持する順番が互いに逆である請求項1記載のマトリクス型画像表示装置の駆動方法。

【請求項4】 所定の一对のY駆動回路によって駆動されるY方向のバスラインのうち、異なるY駆動回路で駆動されかつ隣接する2本のY方向のバスラインに書き込む映像データを、保持回路で保持する時間が等しい請求項1記載のマトリクス型画像表示装置の駆動方法。

【請求項5】 XYマトリクス型液晶パネルであって、前記液晶パネルのY方向のバスラインを駆動するN個のY駆動IC（Nは2以上の整数）を具備し、前記Y駆動ICは、シフトレジスタと駆動するY方向のバスライン1ラインにつき少なくとも1つのサンプル・ホールド回路を内蔵し、前記シフトレジスタのビットシフトとともに前記サンプル・ホールド回路に順次映像信号をサンプル・ホールドする駆動ICであり、所定の一对のY駆動ICの映像信号をサンプルホールドする順番がX方向に互いに逆方向であることを特徴とするマトリクス型画像表示装置の駆動回路。

【請求項6】 Y駆動ICに内蔵されるシフトレジスタは双方向に動作し、前記シフトレジスタのビットシフトの方向が互いに逆方向である請求項5記載のマトリクス型画像表示装置の駆動回路。

【請求項7】 隣合う一对のY駆動ICの映像信号をサンプルホールドする順番が、X方向に互いに逆方向である請求項5記載のマトリクス型画像表示装置の駆動回路。

【請求項8】 所定の一对のY駆動ICによって駆動されるY方向のバスラインのうち、異なるY駆動ICで駆動されかつ隣接する2本のY方向のバスラインを駆動するための、映像信号をサンプル・ホールド回路でホールドする時間が等しい請求項5記載のマトリクス型画像表示装置の駆動回路。

2

【請求項9】 N個のY駆動IC（Nは2以上の整数）に入力する映像信号は、水平方向に時分割時間軸伸長され、かつ所定の一对のY駆動ICに入力する映像信号のうち一つは時間軸反転している請求項5記載のマトリクス型画像表示装置の駆動回路。

【請求項10】 映像信号を記憶する映像メモリを具備し、入力された映像信号を前記映像メモリに書き込み、書き込みクロックよりも周波数の低い読み出しクロックで前記映像メモリに記憶された映像信号を読み出すことにより得た水平方向にN分割され時間軸伸長された映像信号を、それぞれN個のY駆動ICに入力する請求項5記載のマトリクス型画像表示装置の駆動回路。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、アクティブマトリクス型液晶パネルに代表されるような、マトリクス型画像表示装置の駆動方法及び駆動回路に関する。

【0002】

【従来の技術】従来、液晶パネルの各画素毎に薄膜トランジスタでスイッチング素子を設けたアクティブマトリクス型液晶パネルが知られている。また、近年アクティブマトリクス型液晶パネルの高密度化、画素数の増大により、複数のソース駆動回路を並列に動作させ、分割された画面領域のソースバスラインを同時に駆動する方法が提案されている（特開昭61-52631号公報）。特に、ハイビジョン信号のように非常に広帯域の信号を、アクティブマトリクス型液晶パネルに表示するためには、画面を複数ブロックに分割し、各分割画面を同時に表示する駆動方法が取られている（1989通信学会秋季全国大会講演集、分冊5、pp5-29）。

【0003】以下、図面を参照しながら、従来のアクティブマトリクス型液晶パネルの駆動方法及び駆動回路の具体例について説明する。

【0004】（図9）に従来のアクティブマトリクス型液晶パネルの駆動回路を示す。（図9）において、駆動回路はゲートバスライン $x_j$ を駆動するゲート駆動回路75とソースバスライン $y_j$ を駆動する2つのソース駆動回路76、77で構成され、ソース駆動回路76、77はmビットのシフトレジスタ78、79とm個のサンプルホールド回路80、81からなる。アクティブマトリクス液晶パネル71の各画素は、スイッチング素子としての薄膜トランジスタ72と液晶セル73によって構成される。薄膜トランジスタ72のソースはソースバスライン $y_j$ に接続され、ゲートはゲートバスライン $x_j$ に接続され、液晶セル73は薄膜トランジスタ72のドレインとコモン電極74に接続される。また、83、84はランダムアクセスメモリであり、映像信号を2倍に時間軸伸長する。

【0005】以上のように構成されたアクティブマトリクス型液晶パネルの駆動回路について、以下にその動作について説明する。映像信号をA/D変換器82でデジタ

(3)

3

ル信号に変換し、メモリ83、84に入力する。メモリ83でソースバスライン $y_1$ から $y_m$ に入力する映像信号、すなわち一走査線の映像信号のうち前半を、2倍に時間軸伸長してD/A変換器85でアナログ信号に変換しソース駆動回路76に入力する。また、メモリ84でソースバスライン $y_{m+1}$ から $y_{2m}$ に入力する映像信号、すなわち一走査線の映像信号のうち後半を、2倍に時間軸伸長してD/A変換器86でアナログ信号に変換しソース駆動回路77に入力する。ソース駆動回路76、77では、入力された映像信号をそれぞれサンプルホールド回路80、81へ、シフトレジスタ78、79によって、ソースバスライン $y_1$ 、 $y_{m+1}$ に入力する映像信号より順次書き込み保持する。ゲートバスライン $x_j$ がゲート駆動回路75によってアクティブとなり薄膜トランジスタ72がオンしたとき、サンプルホールド回路80、81に保持された映像データはソースバスライン $y_j$ を介し液晶セル73に印加される。その結果、一走査線の映像データが液晶パネル71に書き込まれる。上記の動作をくり返すとともに、ゲート駆動回路75がゲートバスラインを順次走査することにより、液晶パネル71に画像が得られる。

【0006】

【発明が解決しようとする課題】しかしながら、上記のような構成では、隣合うソース駆動回路の継ぎ目において、第1のソース駆動回路の保持回路に最後に保持された映像データと、第2のソース駆動回路の保持回路に最初に保持された映像データが、隣合うY方向のバスラインに接続された画素を駆動する。すなわち、保持回路に保持する時間の異なる映像データで、隣合うY方向のバスラインに接続された画素を駆動するため、保持回路における漏れ電流の電流量の差によって電圧降下量が異なり、映像データに定常的な電位差が生じる。その結果、得られる画像のソース駆動回路の継ぎ目に輝度差が発生し画質劣化となる。

【0007】本発明は、X方向に分割された画面領域を複数のソース駆動回路を並列に動作させ、Y方向のバスラインに映像データを書き込んで液晶パネルを駆動しても、得られる画像のソース駆動回路の継ぎ目に輝度差が発生しないマトリクス型画像表示装置の駆動方法を得ることを目的としている。さらに、X方向に分割された画面領域を複数のソース駆動ICを並列に動作させ、Y方向のバスラインに映像データを書き込んで液晶パネルを駆動しても、得られる画像のソース駆動ICの継ぎ目に輝度差が発生しないマトリクス型画像表示装置の駆動回路を提供することを目的としている。

【0008】

【課題を解決するための手段】上記目的を達成するために、本発明のマトリクス型画像表示装置の駆動方法は、液晶パネルのY方向のバスラインを駆動するN個のY駆動回路が、Y方向のバスラインに書き込む映像データを順次保持する保持回路を内蔵し、所定の一对のY駆動回

4

路の保持回路に映像データを保持する順番が、互いに逆とするものである。

【0009】また、本発明のマトリクス型画像表示装置の駆動回路は、液晶パネルのY方向のバスラインを駆動するN個のY駆動ICを具備し、Y駆動ICは、シフトレジスタと駆動するY方向のバスライン1ラインにつき少なくとも1つのサンプル・ホールド回路を内蔵し、シフトレジスタのビットシフトとともにサンプル・ホールド回路に順次映像信号をサンプル・ホールドする駆動ICであり、所定の一对のY駆動ICの映像信号をサンプルホールドする順番が、X方向に互いに逆方向とするものである。

【0010】

【作用】上記のように、液晶パネルのY方向のバスラインを駆動するN個のソース駆動回路が、Y方向のバスラインに書き込む映像データを順次保持する保持回路を内蔵し、所定の一对のソース駆動回路の保持回路に映像データを保持する順番が、互いに逆とすることにより、X方向に分割された画面領域を、複数のソース駆動回路を並列に動作させY方向のバスラインに映像データを書き込み、液晶パネルを駆動する時、保持回路における漏れ電流によって映像データに定常的な電圧降下が発生しても、ソース駆動回路の継ぎ目に輝度差が発生しない高品質の画像が得られる。

【0011】

【実施例】以下本発明の一実施例のマトリクス型画像表示装置の駆動方法について、図面を参照しながら説明する。

【0012】(図1)にアクティブマトリクス型液晶パネルの駆動回路を、(図2)にソース駆動回路の内部構成図を示す。また(図3)にソース駆動回路に入力する信号のタイミングチャートを示す。(図1)において、駆動回路はゲートバスライン $x_j$ を駆動するゲート駆動回路5とソースバスライン $y_j$ を駆動する4つのソース駆動回路6、7、8、9で構成される。

【0013】ソース駆動回路6、7、8、9は同じ構成であり、(図2)に示すようにmビットのシフトレジスタ21とm個のサンプルホールド回路22を持つ。アクティブマトリクス液晶パネル1の各画素は、スイッチング素子としての薄膜トランジスタ2と液晶セル3によって構成される。薄膜トランジスタ2のソースはソースバスライン $y_j$ に接続され、ゲートはゲートバスライン $x_j$ に接続され、液晶セル3は薄膜トランジスタ2のドレインとコモン電極4に接続される。

【0014】以上のように構成されたアクティブマトリクス型液晶パネルにおいて、以下その駆動方法について説明する。ソース駆動回路6、7、8、9にはそれぞれ映像信号を入力し、(図3)に示す制御信号STを制御信号CKによって1ビットずつシフトするm段のシフトレジスタ21のビットシフトとともに、m個のサンプルホールド

50

(4)

5

ド回路22に映像信号を順次保持していく。サンプルホールド回路22に保持された $m$ 個の映像データは、制御信号SDにより出力スイッチ23をオンすると、それぞれ同時に出力バッファ24を介して出力ピン $P_1$ から $P_m$ より出力される。出力ピンはそれぞれソースバスラインに接続されており、ゲートバスライン $x_j$ がゲート駆動回路5によってアクティブとなり薄膜トランジスタ2がオンしたとき、サンプルホールド回路22に保持された映像データはソースバスライン $y_j$ を介し液晶セル3に印加される。

【0015】ソース駆動回路6の出力ピン $P_1$ から $P_m$ はソースバスライン $y_1$ から $y_m$ に接続し、ソース駆動回路7の出力ピン $P_1$ から $P_m$ はソースバスライン $y_{m+1}$ から $y_{2m}$ に接続し、ソース駆動回路8の出力ピン $P_1$ から $P_m$ はソースバスライン $y_{2m+1}$ から $y_{3m}$ に接続し、ソース駆動回路9の出力ピン $P_1$ から $P_m$ はソースバスライン $y_{3m+1}$ から $y_{4m}$ に接続する。ソース駆動回路6、7、8、9における映像データの保持は同時に行う。すなわち、それぞれのソース駆動回路には同じ制御信号ST及び制御信号CKを入力する。そのとき入力する映像信号は、それぞれのソース駆動回路で液晶パネル1を駆動する領域に対応して、水平方向に分割され時間軸を揃えた信号を入力する。それぞれのソース駆動回路に同じ制御信号SDを入力すると、映像データはソースバスライン $y_1$ から $y_{4m}$ に出力され、その結果一走査線の映像データが液晶パネル1に書き込まれる。上記の動作をくり返すとともに、ゲート駆動回路5がゲートバスラインを順次走査しアクティブとすることにより、液晶パネル1に画像が得られる。

【0016】このとき、シフトレジスタ21としては双方向に動作するシフトレジスタを用い、制御信号RL（図示せず）によって切換スイッチ25の接続を切り換えることで、サンプルホールド回路22に映像データを保持していく順番を反転できるようにする。ここで、ソース駆動回路6、8の切換スイッチ25はaに接続し、ソース駆動回路7、9の切換スイッチ25はbに接続するように制御信号RLを入力する。映像データは、ソース駆動回路6、8ではサンプルホールド回路22の1段目から順に $m$ 段目まで保持され、ソース駆動回路7、9ではサンプルホールド回路22の $m$ 段目から順に1段目まで保持される。以上

6

動回路9の継ぎ目においても輝度差が発生せず高品位の画像が得られる。

【0017】上記の説明で得られる画像は、液晶パネル1のうちソース駆動回路7、9で駆動する領域は画像が左右反転するが、ソース駆動回路7、9に入力する映像信号をあらかじめ1水平走査期間単位で時間軸反転しておけば正常な画像が得られるため問題ない。

【0018】次に、本発明の一実施例のマトリクス型画像表示装置の駆動回路について、図面を参照しながら説明する。

【0019】（図4）にアクティブマトリクス型液晶パネルの駆動回路を、（図5）にソース駆動ICの内部構成図を示す。また（図6）にソース駆動ICに入力する信号のタイミングチャートを示す。（図4）において、駆動回路はゲートバスライン $x_j$ を駆動するゲート駆動IC35とソースバスライン $y_j$ を駆動する4つのソース駆動IC36、37、38、39で構成される。ソース駆動IC36、37、38、39は同じ構成であり、（図5）に示すように $m$ ビットのシフトレジスタ51と内部に $m$ 個の保持回路を備えた2組のサンプルホールド回路52、53を持つ。アクティブマトリクス液晶パネル31の各画素は、スイッチング素子としての薄膜トランジスタ32と液晶セル33によって構成される。薄膜トランジスタ32のソースはソースバスライン $y_j$ に接続され、ゲートはゲートバスライン $x_j$ に接続され、液晶セル33は薄膜トランジスタ32のドレインとコモン電極34に接続される。また、41、42はランダムアクセスメモリであり、映像信号を2倍に時間軸伸長する。

【0020】以上のように構成されたアクティブマトリクス型液晶パネルの駆動回路において、以下その動作について説明する。映像信号は、A/D変換器40に入力されデジタル信号に変換される。（図7）にデジタル信号に変換された映像信号を示す。図7のAはA/D変換器40より出力されるデジタル信号で、Bに示すクロックで1から $m$ のデータは第1のメモリ41へ、 $(m+1)$ から $2m$ のデータは第2のメモリ42へ書き込む。次にメモリ41、42に書き込んだデータを（図7）のCに示すクロック、即ちクロックBの1/2の周波数をもつクロックで読み出すとともに、メモリ42においては1水平走査期間単位で時間軸を反転して読み出す。第1のメモリ41からはデジタル信号Aを2倍に時間軸伸長したDに示すような1から $m$ のデジタル信号が、また第2のメモリ42からはEに示すような $2m$ から $(m+1)$ のデジタル信号が得られる。デジタル信号DはD/A変換器43でアナログ信号Video A（（図6）に示す）に変換しソース駆動IC36、38に入力する。デジタル信号EはD/A変換器44でアナログ信号Video B（（図6）に示す）に変換しソース駆動回路37、39に入力する。

【0021】ソース駆動IC36、37、38、39では、（図6）に示す制御信号SPを制御信号CLによって1ビットず

(5)

7

つシフトするm段のシフトレジスタ51のビットシフトとともに、m個の保持回路を備えたサンプルホールド回路52、53のうちどちらかに映像信号を順次保持していく。保持回路に保持されたm個の映像データは、それぞれ同時に出力バッファ54を介して出力ピン $P_1$ から $P_m$ より出力される。ソース駆動IC36、37、38、39は、制御信号SSによって映像データをサンプルし保持するサンプルホールド回路と、映像データを出力するサンプルホールド回路を切り換える。制御信号SSがハイレベルのとき、映像切換スイッチ55はaに接続され、サンプル切換スイッチ56はcに接続される。したがって、映像信号はサンプルホールド回路52に順次保持される。また、その時出力切換スイッチ57はfに接続され、サンプルホールド回路53に保持されている映像データは、それぞれ同時に出力バッファ54を介して出力ピン $P_1$ から $P_m$ より出力される。逆に制御信号SSがロウレベルのとき、映像切換スイッチ55はbに接続され、サンプル切換スイッチ56はdに接続される。したがって、映像信号はサンプルホールド回路53に順次保持される。また、出力切換スイッチ57はeに接続され、サンプルホールド回路52に保持されている映像データは、それぞれ同時に出力バッファ54を介して出力ピン $P_1$ から $P_m$ より出力される。

【0022】出力ピンはそれぞれソースバスラインに接続されており、ゲートバスライン $x_j$ がゲート駆動IC35によってアクティブとなり薄膜トランジスタ32がオンしたとき、保持回路に保持された映像信号データはソースバスライン $y_j$ を介し液晶セル33に印加される。ソース駆動IC36の出力ピン $P_1$ から $P_m$ はソースバスライン $y_1$ から $y_{2m}$ の奇数番目に接続し、ソース駆動IC38の出力ピン $P_1$ から $P_m$ はソースバスライン $y_1$ から $y_{2m}$ の偶数番目に接続する。ソース駆動IC37は出力ピン $P_1$ をソースバスライン $y_{4m-1}$ に、 $P_2$ をソースバスライン $y_{4m-3}$ に、 $P_3$ をソースバスライン $y_{4m-5}$ に、 $P_m$ をソースバスライン $y_{2m+1}$ というように、ソースバスライン $y_{2m+1}$ から $y_{4m}$ の奇数番目にソース駆動IC36と反対方向に接続し、ソース駆動IC39は出力ピン $P_1$ をソースバスライン $y_{4m}$ に、 $P_2$ をソースバスライン $y_{4m-2}$ に、 $P_3$ をソースバスライン $y_{4m-4}$ に、 $P_m$ をソースバスライン $y_{2m+2}$ というように、ソースバスライン $y_{2m+1}$ から $y_{4m}$ の偶数番目にソース駆動IC38と反対方向に接続する。

【0023】ソース駆動IC36、39における映像データの保持は同時に行う。ソース駆動IC36、39が接続されるソースバスラインとソース駆動IC37、38が接続されるソースバスラインは1ライン飛ばしに互いに櫛形に配置されているので、ソース駆動IC37、38における映像信号データの保持は、ソース駆動IC36、39に対し制御信号CLの1/2位相遅れで行う。入力する映像信号Video A、Video Bは、それぞれのソース駆動ICで液晶パネル31を駆動する領域に対応して、水平方向に分

8

割され時間軸を揃えた信号である。ソース駆動IC37、39は液晶パネル31のソースバスラインへの接続方向がソース駆動IC36、38に対して逆であるが、Video Bの時間軸がVideo Aに対して1水平走査期間単位で反転しているため、液晶パネル31のうちソース駆動IC37、38で駆動する領域においても画像は反転しない。したがって、制御信号SSで出力切換スイッチ57が切り換わる度に、一走査線の映像データが液晶パネル1に書き込まれる。上記の動作をくり返すとともに、ゲート駆動IC35がゲートバスラインを順次走査しアクティブとすることにより、液晶パネル31に画像が得られる。

【0024】以上のような駆動回路によると、ソース駆動IC38の出力ピン $P_m$ から出力される映像データとソース駆動IC37の出力ピン $P_m$ から出力される映像信号データの、サンプルホールド回路52または53に保持される時間が等しくなる。したがって、サンプルホールド回路52または53で電流のリークが発生しても、リーク量が等しいため電圧降下量が等しく、映像データに定常的な電位差が発生しない。よって、ソース駆動IC37、38で駆動される画素間で定常的な輝度差が発生せず高品位の画像が得られる。

【0025】なお、ソース駆動ICに双方向に動作するシフトレジスタを用い、それぞれの駆動ICのソースバスラインへの接続方向を同じにして、シフトレジスタの動作方向を適当に制御することでも実現可能である。

【0026】また、(図8)に示すような構成でも実現できる。ソース駆動IC66、67、68、69は(図2)に示す構成に加え、制御信号STがシフトレジスタ21の最終段までシフトした後制御信号CKが入力されるとともに制御信号STがキャリアパルスとして出力されるようにする。ここでソース駆動IC67のキャリアパルスをソース駆動IC66に制御信号STとして入力し、ソース駆動IC68のキャリアパルスをソース駆動IC69に制御信号STとして入力する。ソース駆動IC66の出力ピン $P_1$ から $P_m$ は液晶パネル61のソースバスライン $y_1$ から $y_m$ に、ソース駆動IC67の出力ピン $P_1$ から $P_m$ はソースバスライン $y_{m+1}$ から $y_{2m}$ に、ソース駆動IC68の出力ピン $P_1$ から $P_m$ はソースバスライン $y_{2m+1}$ から $y_{3m}$ に、ソース駆動IC69の出力ピン $P_1$ から $P_m$ はソースバスライン $y_{3m+1}$ から $y_{4m}$ に接続する。

【0027】以上のように構成されたアクティブマトリクス型液晶パネルの駆動回路において、映像データの保持はソースバスライン $y_m$ に書き込む映像データから、ソースバスライン $y_1$ に書き込む映像データまで順次保持する。それと同時にソースバスライン $y_{m+1}$ に書き込む映像データから、ソースバスライン $y_{2m}$ に書き込む映像データまで順次保持する。すなわち、ソース駆動IC67のm段目のサンプルホールド回路から、ソース駆動IC67の1段目のサンプルホールド回路及びソース駆動IC66のm段目のサンプルホールド回路を経て、ソース駆

50



(6)

9

動IC66の1段目のサンプルホールド回路へと映像データを保持していく。それと同時にソース駆動IC68の1段目のサンプルホールド回路から、ソース駆動IC68のm段目のサンプルホールド回路及びソース駆動IC69の1段目のサンプルホールド回路を経て、ソース駆動IC69のm段目のサンプルホールド回路へと映像データを保持していく。その結果、ソース駆動IC67の出力ピンP<sub>m</sub>から出力される映像データとソース駆動IC68の出力ピンP<sub>1</sub>から出力される映像データの、サンプルホールド回路22に保持される時間が等しくなる。したがって、サンプルホールド回路22で電流のリークが発生しても、リーク量が等しいため電圧降下量が等しく、映像データに定常的な電位差が発生しない。よって、ソース駆動IC67、68で駆動される画素間で定常的な輝度差が発生せず高品位の画像が得られる。

【0028】なお、本発明の駆動方法および駆動回路は、単純マトリクス型液晶パネル、ELパネルにも応用可能なことはいうまでもない。

【0029】また上記で説明したソース駆動回路、ソース駆動ICの内部構成はさまざまな構成が考えられ、上記で説明したものには限定されない。

【0030】

【発明の効果】以上のように本発明によれば、液晶パネルのY方向のバスラインを駆動するN個のY駆動回路が、Y方向のバスラインに書き込む映像データを順次保持する保持回路を内蔵し、所定の一对のY駆動回路の保持回路に映像データを保持する順番が、互いに逆とする駆動方法、または、液晶パネルのY方向のバスラインを駆動するN個のY駆動ICを具備し、Y駆動ICは、シフトレジスタと駆動するY方向のバスライン1ラインにつき少なくとも1つのサンプル・ホールド回路を内蔵し、シフトレジスタのビットシフトとともにサンプル・ホールド回路に順次映像信号をサンプル・ホールドする駆動ICであり、所定の一对のY駆動ICの映像信号をサンプルホールドする順番が、X方向に互いに逆方向である駆動回路を用いることにより、X方向に分割された画面領域を、複数のY駆動回路を並列に動作させY方向のバスラインに映像データを書き込み、液晶パネルを駆

10

動する時、保持回路における漏れ電流によって映像データに定常的な電圧降下が発生しても、Y駆動回路の継ぎ目に輝度差が発生しない高品質の画像が得られる。

【図面の簡単な説明】

【図1】本発明の一実施例のマトリクス型液晶パネルの駆動方法を説明する駆動回路の要部構成図である。

【図2】本発明の一実施例のマトリクス型液晶パネルの駆動方法を説明するソース駆動回路の内部構成図である。

【図3】本発明の一実施例のマトリクス型液晶パネルの駆動方法を説明するソース駆動回路に入力する信号のタイミングチャートである。

【図4】本発明の一実施例のマトリクス型液晶パネルの駆動回路の要部構成図である。

【図5】本発明の一実施例のマトリクス型液晶パネルの駆動回路のソース駆動ICの内部構成図である。

【図6】本発明の一実施例のマトリクス型液晶パネルの駆動回路のソース駆動ICに入力する信号のタイミングチャートである。

【図7】本発明の一実施例のマトリクス型液晶パネルの駆動回路のソース駆動ICに入力する映像信号を発生するデジタル回路のタイミングチャートである。

【図8】本発明の一実施例のマトリクス型液晶パネルの駆動回路の要部構成図である。

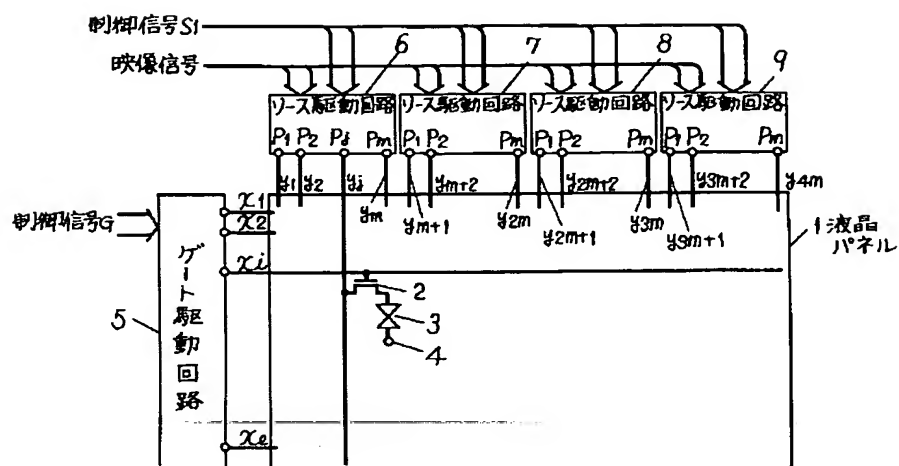
【図9】従来例のマトリクス型液晶パネルの駆動回路の要部構成図である。

【符号の説明】

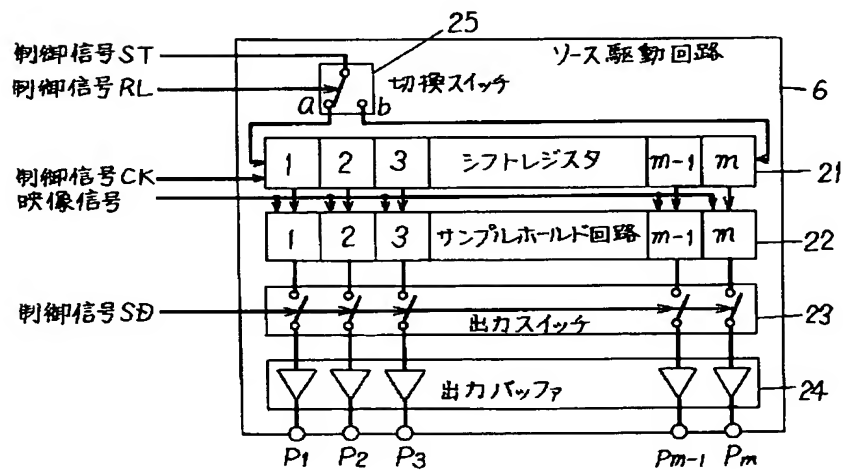
- 1、31、61、71 液晶パネル
- 2、32、62、72 薄膜トランジスタ
- 3、33、63、73 液晶セル
- 4、34、64、74 コモン電極
- 5、75 ゲート駆動回路
- 35、65 ゲート駆動IC
- 6、7、8、9、76、77 ソース駆動回路
- 36、37、38、39、66、67、68、69 ソース駆動IC
- 21、51 シフトレジスタ
- 22、52、53 サンプルホールド回路
- 24、54 出力バッファ

(7)

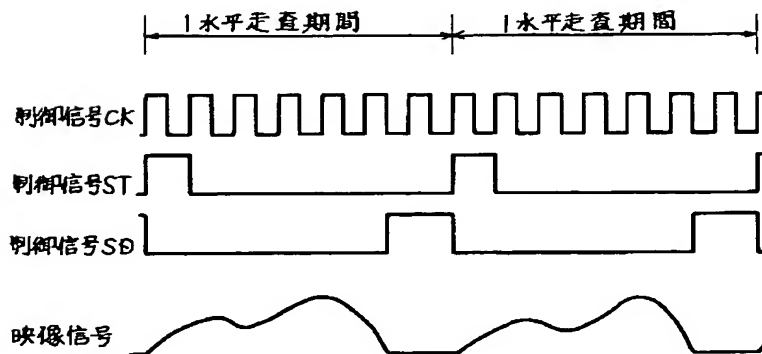
【図1】



【図2】

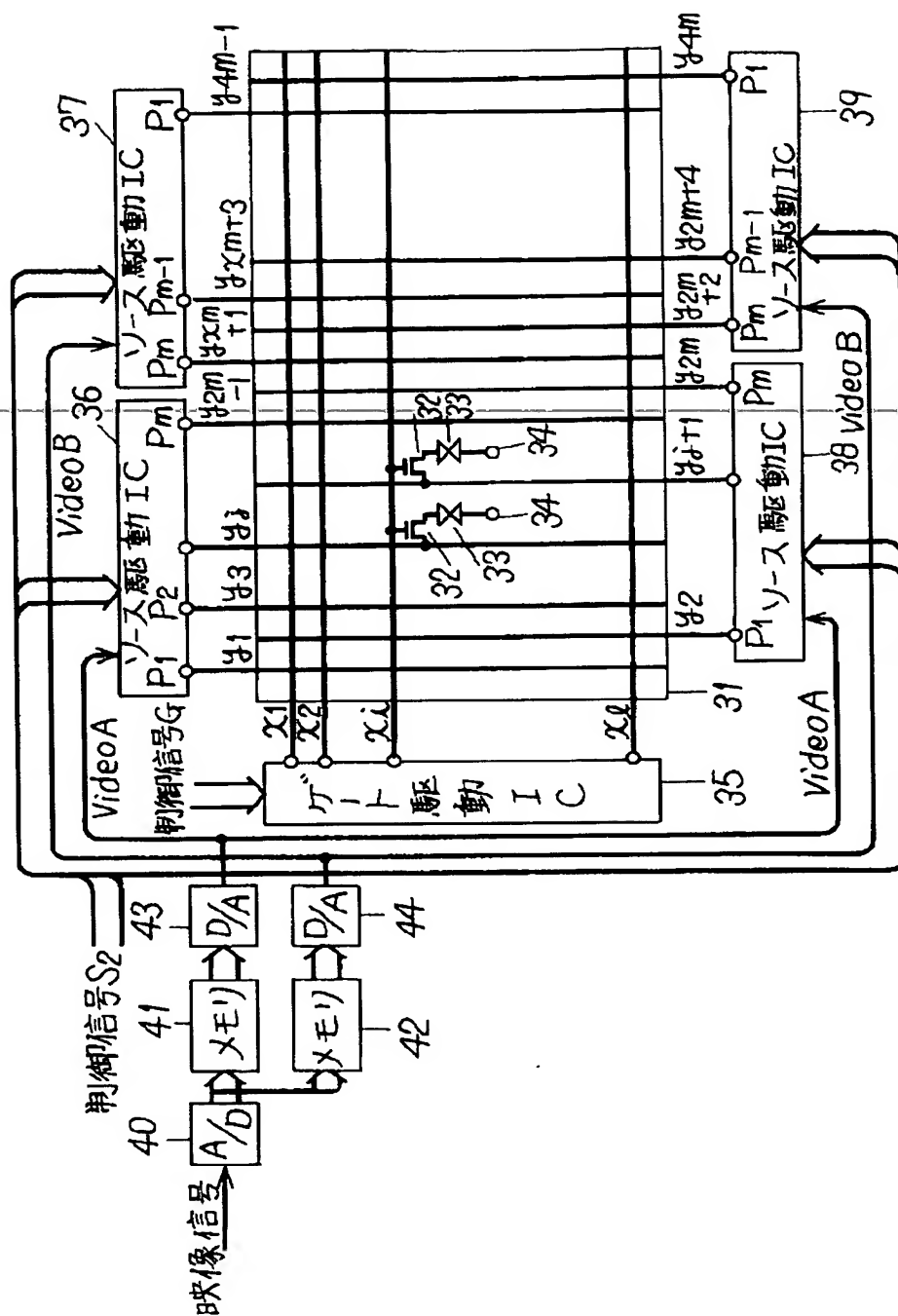


【図3】



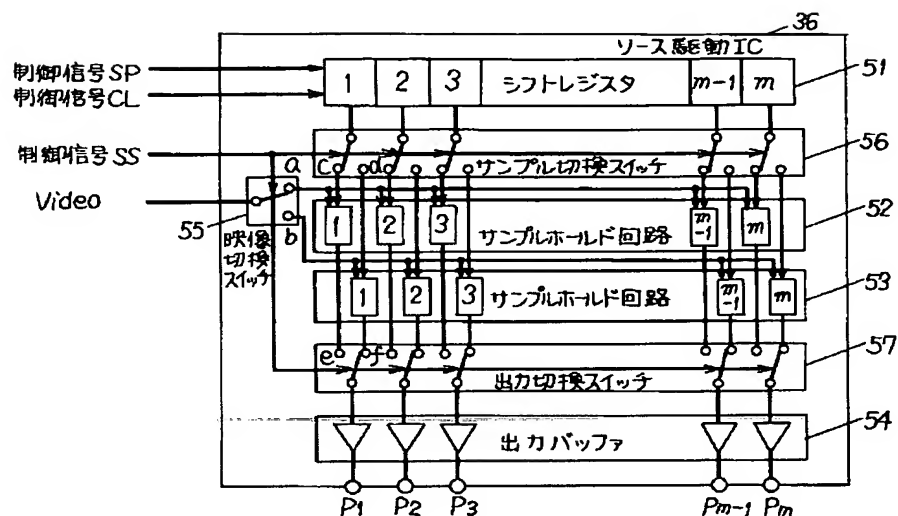
(8)

【図 4】

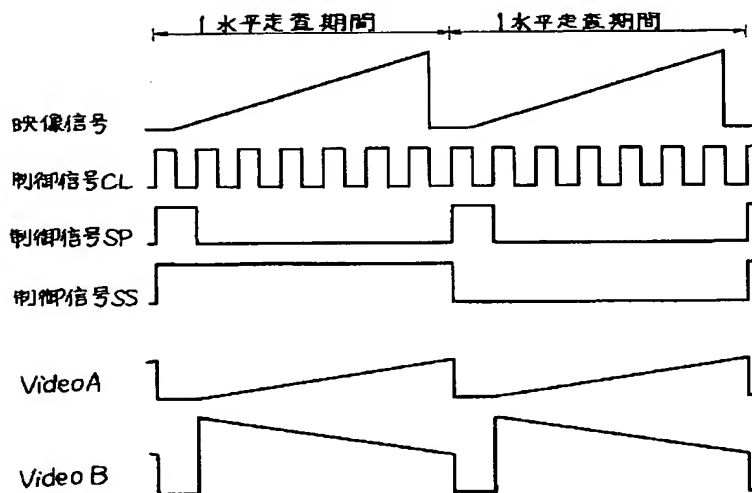


(9)

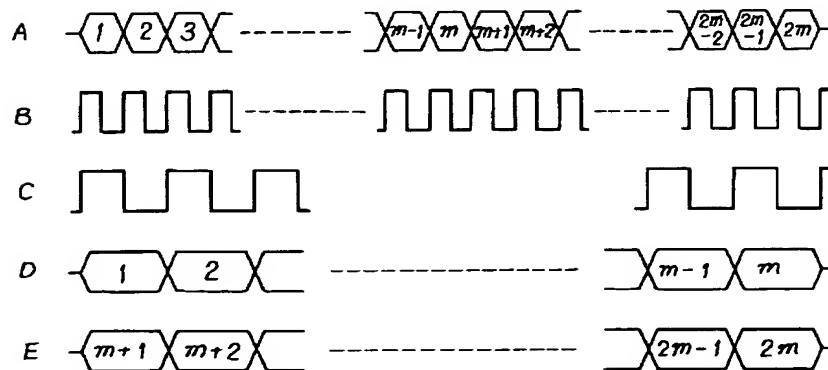
【図5】



【図6】

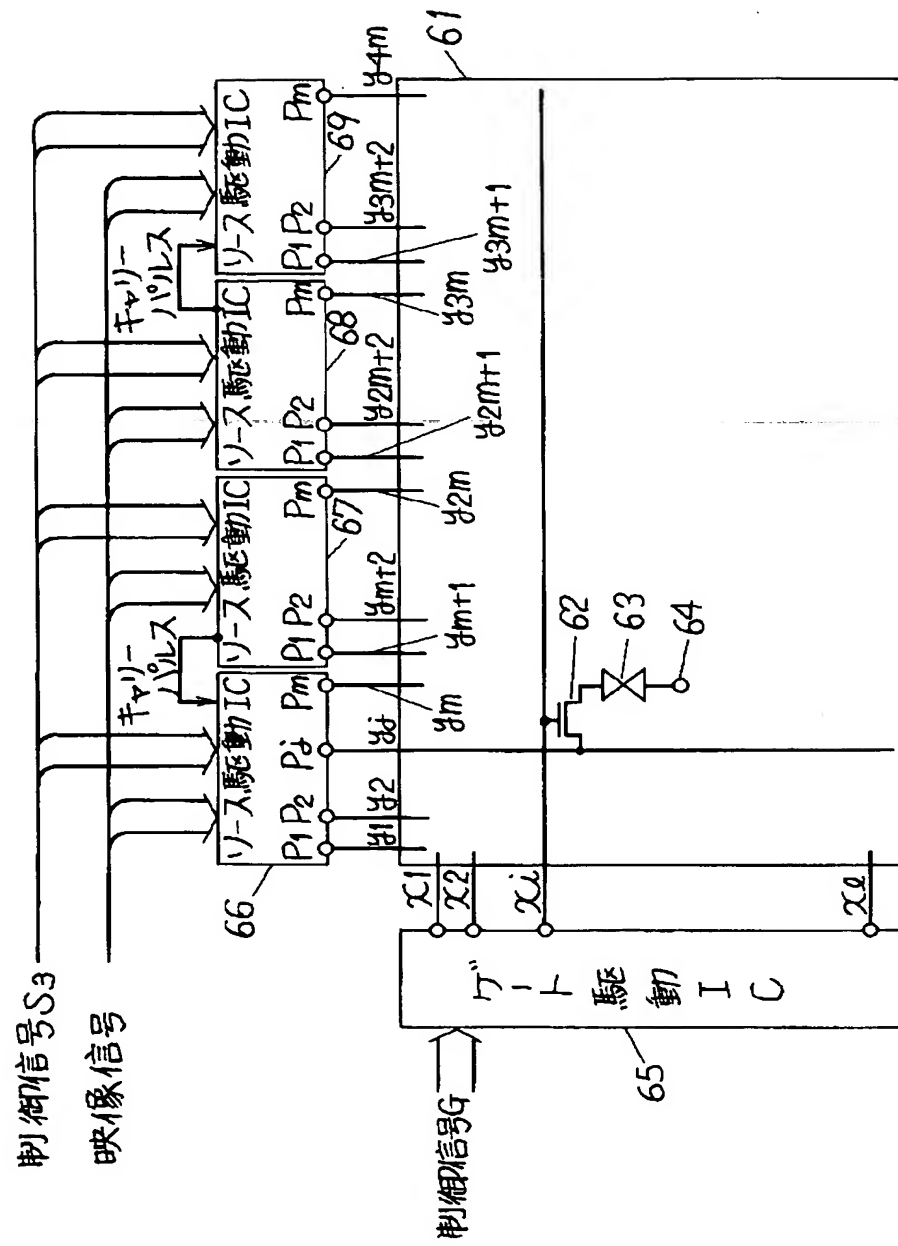


【図7】



(10)

【図8】



(11)

【図9】

